

Entwicklung von komplexeren Falstad-Beispielen

Student Group

First Name	Surname	Matrikel Nr.

Table of Contents

Entwicklung von komplexeren Falstad-Beispielen	2
<i>Details</i>	2

Entwicklung von komplexeren Falstad-Beispielen

Details

- Umsetzung von Digitalschaltungen, welche Peripherals eines Atmega328 abbilden:
 - Minimum wäre: 8bit Timer/Counter (vgl. <https://tinyurl.com/yjerzqes>), SPI, I2C/WTI
 - Sinnvoll ist zudem: ADC, U(S)ART, I/O-Ports, 16bit Timer/Counter, AVR32DB: EVSYS, PORTMUX, CCL, A
 - Optional wäre: Watchdog, USART in SPI Mode, AVR32DB: Brownout detector, 12bit timer, RTC, CRCSCAN, DAC, OPAMP, ZCD
- Entwicklung von js code für Anbindung von Ein-/Ausgabe auf einer Webseite an circuitjs
 - Verbinden von Statemachine in JS mit Schaltung in circuitjs, Schnittstellen für die Schaltungen aus Punkt 1, insbesondere 1. a.
 - Optional wäre: Erstellen von Schaltungen aus Funktionstabelle / KV-Diagramm / Statemachine

From:
<https://mexle.te.hs-heilbronn.de/> - MEXLE Wiki

Permanent link:
https://mexle.te.hs-heilbronn.de/studentische_arbeiten/entwicklung_von_komplexeren_falstad-beispielen?rev=1644921929

Last update: **2022/02/15 11:45**

