

Elektronik-Projekte des Wintersemesters 2025

Student Group

| First Name | Surname | Matrikel Nr. |
|------------|---------|--------------|
| | | |
| | | |
| | | |

Table of Contents

- Elektronik-Projekte des Wintersemesters 2025** 2
- Allgemeiner Verlauf* 2
- Semesterablauf** 2
- Abgabetermine* 3
- Vorgaben - Elektronik Labor* 3
- Hinweise zu Tina* 4

Elektronik-Projekte des Wintersemesters 2025

Allgemeiner Verlauf



Semesterablauf

| SW | Mo (Electronics) | We (uC) | Th (uC) | Deadlines |
|----|-------------------------------------|-----------------|-----------------|------------------------|
| 1 | 09.03 Intro, Kickoff and Interfaces | 11.03 Canceled | 12.03 Canceled | |
| 2 | 16.03 Intro Schematic 1 | 18.03 | 19.03 | |
| 3 | 23.03 Intro Schematic 2 | 25.03 | 26.03 | |
| 4 | 30.03 Intro Schematic 3 | 01.04 | 02.04 | Deadline Grouping |
| 5 | 06.04 Canceled | 08.04 | 09.04 Mentoring | |
| 6 | 13.04 Mentoring | 15.04 Mentoring | 16.04 Mentoring | Deadline Project Idea |
| 7 | 20.04 Mentoring | 22.04 Mentoring | 23.04 Mentoring | |
| 8 | 27.04 Canceled | 29.04 Canceled | 30.04 Canceled | |
| 9 | 04.05 Intro Layout 1 | 06.05 | 07.05 | Deadline Schematic |
| 10 | 11.05 Intro Layout 2 | 13.05 | 14.05 Canceled | |
| 11 | 18.05 Mentoring | 20.05 Mentoring | 21.05 Mentoring | |
| | 25.05 Canceled | 27.05 Canceled | 28.05 Canceled | |
| 12 | 02.06 Soldering | 03.06 Mentoring | 04.06 Mentoring | Deadline Layout |
| 13 | 09.06 Soldering | 10.06 Mentoring | 11.06 Mentoring | |
| 14 | 16.06 Soldering | 17.06 Mentoring | 18.06 Mentoring | |
| 15 | 23.06 Mentoring | 24.06 | 25.06 | Deadline Documentation |

Abgabetermine

- xx.10.2025 - spätestester Termin für das Fixieren der Gruppeneinteilung. Es zählt der Zeitstempel im ILIAS Forum.
- xx.10.2025 - spätestester Termin für das Fixieren der Hardware-Projekt-Idee. Diese sollte vorher bereits mit mir geklärt worden sein. Es zählt der Zeitstempel der Mail.
- xx.11.2025 - spätestester Termin für die Abgabe der finalen Schaltungsentwicklung (archivierte Projektdateien) über GITlab. Es zählt der Zeitstempel des Servers.
- xx.01.2026 - spätestester Termin für die Abgabe der finalen Board-Entwicklung (archivierte Projektdateien) über GITlab. Es zählt der Zeitstempel des Servers.
- xx.01.2026 - finale Abgabe für alle Iterationen und die Dokumentation

Vorgaben - Elektronik Labor

Ziel ist, dass Sie im Elektronik-Labor die Entwicklung von Elektronik lernen. Dazu werden Sie in diesem Semester in Gruppenarbeit OP-Grundsaltungen und Filtersaltungen (siehe Projekte) entwickeln. Die praktische Arbeit umfasst folgende Punkte:

1. Konzeption und Auslegung von Schaltungen
 1. Sofern keine genaue Anwendung gegeben ist, kann eine solche gesucht und zur weiteren Auslegung verwendet werden (nach Rücksprache sind auch die gegebenen Parameter veränderbar).
 2. Simulation in Falstad, Itspice oder [Tina TI](#)
 3. Analyse der notwendigen Datenblätter
 1. Größen und Position von weiteren Komponenten
 4. Komponentenauslegung
 1. alle Passivkomponenten als SMD (vorzugsweise Größe 0603)
 2. auch ICs in SMD (mit "Beinchen", z.B. ...QFP, ...SOP aber keine Grid s, d.h. ...GA)
 3. Widerstands-Reihe: E24, Kondensator-Reihe: E12
 4. Aufbau diskret (also mit einzelnen Operationsverstärkern).
 5. Darstellung von kaufbaren IC's, welche die Funktion erfüllen erwünscht.
 6. Neben den Operationsverstärkern können Transistoren oder Kondensatoren zu verwenden und auszulegen sein.
 7. Für digital veränderbare Widerstände sind switched-Capacitor Widerstände oder Digitalpotis ansteuerbar über I2C-PWM-IC zu wählen.
2. [Entwicklung einer Schaltung](#) und eines [Layouts](#) in kiCAD mit den Randbedingungen
 1. Basis ist [Mexle 2020-System](#).
 2. Hookups auf Basis des [Basis-Hookups](#), separaten Platinen auf Basis der [MMC 1x1 328PB](#) Platine.
 3. Spannungsniveau auf VCC ist $3,3 \text{ V}$. Wird eine andere Spannung benötigt, muss ein Spannungswandler (z.B. Ladungspumpe, LDO) oder (für mehr Leistung) eine weitere Schaubklemme vorgesehen werden!
 4. Belegung und Position von K1, K2 und JP sind vorgegeben.
 5. bitte helfen Sie einander, sodass der Aufwand gleichmäßig verteilt wird.
 6. Randbedingung für Zweiergruppen ist, ein Hookup zu entwickeln.
3. Dokumentation der Ergebnisse
 1. Beschreibung der Entscheidungen und Gründe für Komponenten, Schaltung, Layout
 2. Weitere Details und Vorlage, siehe [Dokumentation](#)

Hinweise zu Tina

- Eine Einführung zu Tina ist [hier im Wiki](#) zu finden
- Die Diagramme zu Amplitudengang, Frequenzgang und Grupp delay können über Analysis » AC Analysis » AC Transfer Characteristic erstellt werden.
- Achten Sie darauf, dass es sich um in der Frequenz logarithmische Diagramme handelt.
- Wählen Sie die Achsenbeschriftung geeignet (z.B. Schritte in 20 dB , 90° und Dekaden).
- Sofern es in bei der Aufgabenstellung Angaben zur Werten im Bode-Diagramm gab, sollten diese eingezeichnet werden.

From:

<https://mexle.te.hs-heilbronn.de/> - MEXLE Wiki

Permanent link:

https://mexle.te.hs-heilbronn.de/elektronik_labor/projekte_im_wise_2025?rev=1757598363

Last update: **2025/09/11 15:46**

